



(19) BUNDESREPUBLIK
DEUTSCHLAND



DEUTSCHES
PATENTAMT

(12) Übersetzung der
europäischen Patentschrift

(87) EP 0 258 621 B1

(10) DE 37 87 695 T 2

(51) Int. Cl. 5:
H 04 L 7/08
H 03 M 13/00
H 04 L 25/06
H 04 J 3/06

DE 37 87 695 T 2

- | | | |
|------|--|--------------|
| (21) | Deutsches Aktenzeichen: | 37 87 695.3 |
| (86) | Europäisches Aktenzeichen: | 87 110 837.9 |
| (86) | Europäischer Anmeldetag: | 27. 7. 87 |
| (87) | Erstveröffentlichung durch das EPA: | 9. 3. 88 |
| (87) | Veröffentlichungstag der Patenterteilung beim EPA: | 6. 10. 93 |
| (47) | Veröffentlichungstag im Patentblatt: | 3. 2. 94 |

(30) Unionspriorität: (32) (33) (31)

03.09.86 US 903326

(73) Patentinhaber:

Motorola, Inc., Schaumburg, Ill., US

(74) Vertreter:

Grünecker, A., Dipl.-Ing.; Kinkeldey, H., Dipl.-Ing.
Dr.-Ing.; Stockmair, W., Dipl.-Ing. Dr.-Ing. Ae.E. Cal
Tech; Schumann, K., Dipl.-Phys. Dr.rer.nat.; Jakob,
P., Dipl.-Ing.; Bezold, G., Dipl.-Chem. Dr.rer.nat.;
Meister, W., Dipl.-Ing.; Hilgers, H., Dipl.-Ing.;
Meyer-Plath, H., Dipl.-Ing. Dr.-Ing.; Ehnold, A.,
Dipl.-Ing.; Schuster, T., Dipl.-Phys.;
Vogelsang-Wenke, H., Dipl.-Chem. Dipl.-Biol.Univ.
Dr.rer.nat.; Goldbach, K., Dipl.-Ing. Dr.-Ing.;
Aufenanger, M., Dipl.-Ing.; Klitzsch, G., Dipl.-Ing.,
Pat.-Anwälte, 80538 München

(84) Benannte Vertragstaaten:

AT, BE, CH, DE, FR, GB, IT, LI, LU, NL, SE

(72) Erfinder:

Bright, Michael W., Arlington Heights Illinois 60004,
US; Wilson, Alan L., Hoffman Estates Illinois 60195,
US

(54) Polaritätserkennung einer digitalen Folge mit adaptiver Synchronisation.

Anmerkung: Innerhalb von neun Monaten nach der Bekanntmachung des Hinweises auf die Erteilung des europäischen Patents kann jedermann beim Europäischen Patentamt gegen das erteilte europäische Patent Einspruch einlegen. Der Einspruch ist schriftlich einzureichen und zu begründen. Er gilt erst als eingelebt, wenn die Einspruchsgebühr entrichtet worden ist (Art. 99 (1) Europäisches Patentübereinkommen).

Die Übersetzung ist gemäß Artikel II § 3 Abs. 1 IntPatÜG 1991 vom Patentinhaber eingereicht worden. Sie wurde vom Deutschen Patentamt inhaltlich nicht geprüft.

DE 37 87 695 T 2

EP 87 110 837.9

MOTOROLA, INC.

Diese Erfindung betrifft allgemein synchrone, digitale Kommunikationssysteme und insbesondere das Bestimmen der Polarität und das Synchronisieren von empfangenen digitalen Daten.

Hintergrund der Technik

Einige Entscheidungen beim Entwurf von synchronen, digitalen Kommunikationssystemen schließen das Verfahren, Quellenbit zu kodieren, und das Verfahren ein Dekodierverfahren in dem Empfänger zur richtigen Wiedergewinnung der übertragenen Botschaft zu synchronisieren.

In einem binären Datensystem kann jedes von einem Kanal empfangene Bit eines von zwei möglichen Symbolen sein. Ohne eine vorausgehende Kenntnis der Polaritätsumkehrungen, die die Bit beim Durchlaufen des Kanals erfahren haben mögen, fehlt dem Empfänger die erforderliche Information, um die einzelnen Bit zu dekodieren. Umkehrungen können auftreten, wenn die Date durch Phasenverschiebung moduliert worden ist und das Signal Frequenzumsetzungen erfährt, wenn es über den Kanal gesendet wird. Bei der Phasenverschiebungsmodulation entspricht eine positive Frequenzverschiebung des Trägers einem Binärsymbol und eine negative Verschiebung entspricht dem anderen. Frequenzumsetzungen während Aufwärts- oder Abwärts-Umwandlungen, die mit einer Funkübertragung oder mit dem Multiplexen für eine Telefonleitungsübertragung verbunden sind, mögen die Bedeutungen von positiven und negativen Frequenzmodulationsverschiebungen nicht bewahren.

Eines der Verfahren, das beim Stand der Technik verwendet wurde, um die Polaritätsinformation über einen Kanal zu bewahren, ist als Differenzkodierung bekannt. Das Signal wird so kodiert, daß die Information in dem Polaritätsunterschied

von einem Bit zu den nächsten vorliegt. Die Verwendung dieses Verfahrens vermeidet die Notwendigkeit eines kohärenten, örtlichen Phasenbezugs, da jedes Bit als der örtliche Bezug für das nachfolgende Bit dient. Die Differenzkodierung handelt Rauschleistung gegen verringerte Systemkomplexität ein. Ein Fehler in einem Bit erstreckt wird zu dem nächsten, da, wenn ein Fehler in einem Bit auftritt, der Empfänger einen ungenauen Bezug hat und das nächste Bit nicht richtig kodieren mag. Indem die Fehlerleistung verschlechtert wird, kann die Differenzkodierung zu Störungen beim Systembetrieb führen. Insbesondere kann sie die Wirksamkeit von Fehlerkorrekturschaltungen verringern.

Die vorliegende Erfindung betrifft auch das Verfahren der Synchronisierung, die in einem Kommunikationssystem verwendet wird. Welches Verfahren verwendet wird, kann die Fähigkeit des Empfängers beeinflussen, über den Kanal für verschiedene Kennungszwecke übertragene Folgen zu erfassen, um eine Synchronisierung in einem Kanalrauschumfeld aufrecht zu erhalten oder schnell herzustellen, und sich schnell an Änderungen bei Verzögerungscharakteristiken des Übertragungskanals anzupassen. Auswählen nach dem Stand der Technik haben häufig Kompromisse eingeschlossen, bei denen Verbesserungen eines Gesichtspunkts der Synchronisierungsleistung eine Verschlechterung einer anderen bedeutet haben.

Ein Beispiel zur Übertragung von Kennungsfolgen tritt bei einem synchronen Stromchiffrierungssystem auf. Der Sender chiffriert Quellenbit mit einer pseudozufälligen Verschlüsselungsstromfolge; der Empfänger entschlüsselt sie durch einen ungekehrten Vorgang. Jedes erzeugte Kanalbit hängt nur von seiner Position in dem Strom von Quellenbit und dem besonderen verwendeten Verschlüsselungsstrom ab. Um die Quellenbit wiederzugewinnen, muß der Empfänger vor Ort den Verschlüsselungsstrom wieder erzeugen und ihn zu einlaufenden Kanalbit ausrichten.

Damit der Empfänger den Verschlüsselungsstrom wiedergewinnen und ausrichten kann, sendet der Sender eine Kennungsfolge. Da unbekannt ist, wann die Folge gesendet wird, muß der Empfänger fähig sein, die Folge bei Vorliegen von zufälligen Digitaldaten zu erfassen. Das Erfassen einer Folge kann einer Vielzahl von anderen Zwecken dienen. Beispielsweise kann, um die Gewißheit zu erhöhen, daß der Empfänger eine Synchronisierungs- oder Zeitmarkierung richtig erkannt hat, die in Daten mit Rauschen eingebettet ist, kann das System verlangen, daß der Empfänger vorhergehend eine einzigartige Folge erfaßt hat.

Ein System, das nach einem Bild-Synchronisierungsmuster sucht, das mit der Kennungsfolge vergleichbar ist, ist geoffenbart in PATENT ABSTRACTS OF JAPAN, Vol. 10, no. 61, (E-387) [2118], 11.03.1986, und JP-A-60 214 136 (Fujitsu, 26.10.1985). Eine andere digitale programmierbare Paket-Schalsynchronisierungseinrichtung ist in US-A-4 575 864 geoffenbart.

Ein unterschiedlicher Gesichtspunkt der Synchronisierung, den die vorliegende Erfindung anspricht, ist, wie der Empfänger anfangs eine Synchronisierung herstellt, wenn die Kommunikation beginnt, und wie er die Synchronisierung während Unterbrechungen der Kommunikation aufrechterhält. Wenn eine Fehlerkorrektur verwendet wird, die Gewißheit der Synchronisierung in einem Rauschumfeld zu verbessern, ist die Anfangssynchronisierung häufig ein langsamer Vorgang. Fehlerkorrekturschaltungen müssen eine Anzahl von Bit verarbeiten, um eine volle Wirksamkeit zu erreichen. Synchronisierungsversuche, die vorgenommen werden, kurz nachdem die Übertragung beginnt oder nach der Erholung von einer Unterbrechung, verwenden weniger gewisse Bit und können deshalb weniger zuverlässig als spätere Versuche sein, die sicherere Bit verwenden können.

Verzögern der Synchronisierung hilft auch dem Empfänger sich an Änderungen bei der Verzögerungscharakteristik des Übertragungskanals anzupassen, die auftreten, nachdem eine Kommunikation hergestellt worden ist. Eine Art von Verzögerungsänderung, die von der Erfindung angesprochen wird, wird bei einem Mehrortssystem mit an unterschiedlichen, geografischen Orten angeordneten Empfängern gefunden, um eine Weitbereichsverbreitung des gesendeten Signals zu erhalten. Jeder der Empfänger sendet einen demodulierten Ausgang zu einem zentralen Steuerpunkt, der einen Signalweg gemäß der Signalqualität auswählt, um Datendekodierschaltungen zu versorgen. Zeitmaße bei den Datensignalen, die von den verschiedenen Orten erhalten werden, mögen wegen der Fortpflanzungsunterschiede auf den Wegen von dem Sender zu jedem der Empfangsorte oder der Unterschiede in den elektrischen Wegen von entfernten Orten zu dem Steuerpunkt unterschiedlich sein. Eine Synchronisierung kann unterbrochen werden, wenn sich die Wegauswahl ändert, nachdem eine Botschaft beginnt.

Bei einer typischen Ausgestaltung tritt die Empfängerauswahl auf, kurz nachdem eine Botschaft beginnt. Die Anfangsauswahl kann geändert werden, bevor sie endgültig gemacht wird. Eine zu Beginn der Botschaft schnell erreichte Synchronisierung kann später falsch werden, wenn sich die Auswahl ändert. Bei diesen Umständen ist es für das Synchronisierungssystem erwünscht, daß es schnell und selbstdäig wieder einstellen kann.

Verzögern der Synchronisierung beeinflußt die Fähigkeit des Empfängers, sich schnell aus den gegenwärtigen Kommunikationsschwierigkeiten zu erholen, so daß Konstruktionen nach dem Stand der Technik häufig eine Hysterese verwendeten, um eine adaptive Zeitsteuerung zu liefern. Hystere hindert den Empfänger daran, die Synchronisierung mit seiner wartenden Verzögerung wiederherzustellen, wenn er nur für eine kurze Zeit unterbrochen worden ist. Ein Beispiel einer Hyterese

kann bei einem Kommunikationssystem gefunden werden, das für einen terrestrischen Funkkanal ausgelegt ist, der einem momentanen Schwund ausgesetzt sein kann. Während eines Schwundes kann der Empfänger unfähig sein, fortzufahren, Synchronisierungsinformationen wiederzugewinnen, jedoch eine ausreichende Kurzzeitstabilität haben, fortzufahren, Kanalbit richtig zu dekodieren. Ohne Hysterese würde der Empfänger versuchen, eine Synchronisierung jedesmal wiederherzustellen, wenn er sich von einem Schwund erholt.

Eine Schwierigkeit, der man bei der Hysterese begegnet, ist, daß sie den Empfänger am Antworten auf Synchronisierungsänderungen hindert, bis das Hysterese-Intervall abgelaufen ist. Dies tritt mit der Fähigkeit in Konflikt, schnell zu antworten, wie es von einem Mehrort-Empfängersystem verlangt wird.

Zusammenfassung der Erfindung

Es ist eine Zielsetzung dieser Erfindung, die vorstehend genannten Mängel bei digitalen Kommunikationssystemen nach dem Stand der Technik zu überwinden, indem die Polarität von Digitalkanälen bestimmt und eine Synchronisierung zuverlässig hergestellt und aufrechterhalten wird.

Gemäß der Erfindung wird ein Verfahren zum Bestimmen, ob ein empfangener Datenstrom eine nichtumgekehrte Polarität oder eine umgekehrte Polarität hat, und zum Erzeugen einer ausgewählten, örtlichen Folge bereitgestellt, die mit einer Synchronisierungsfolge synchronisiert ist, die in dem empfangenen Datenstrom enthalten ist, wie es im Anspruch 1 festgelegt ist. Eine Schaltung für denselben Zweck wird bereitgestellt, wie sie im Anspruch 5 festgelegt ist.

Die Erfindung hat den Vorteil, ein verbessertes Verfahren zum Bestimmen der Polarität eines empfangenen

Digitaldatenstroms zu schaffen, ohne nachteilig die Leistung der Fehlerkorrekturschaltungen zu beeinträchtigen.

Das Verfahren gestattet eine schnelle Wiedereinstellung nach der Anfangssynchronisierung und erlaubt Wegverzögerungsverschiebungen, die bald auftreten, nachdem die Übertragung beginnt.

Das Verfahren schafft ferner eine schnelle Wiedergewinnung der Synchronisierung, nachdem sie momentan wegen Übertragungsbeeinträchtigungen unterbrochen worden ist.

Kurze Beschreibung der Zeichnungen

Die Merkmale der vorliegenden Erfindung, die als neuartig angesehen werden, sind insbesondere in den beigefügten Ansprüchen aufgeführt. Die Erfindung kann zusammen mit ihren weiteren Zielsetzungen und Vorteilen unter Bezugnahme auf die folgende, ins einzelne gehende Beschreibung zusammen in Verbindung mit den beigefügten Zeichnungen verstanden werden, in denen:

Fig. 1 ein Blockdiagramm einer Synchronisierungsfolge-Erfassungseinrichtung ist, die eine Fehlerkorrektur enthält und von der Art ist, die bei der Ausführungsform der Erfindung verwendet wird;

Fig. 2 ein Blockdiagramm ist, das mehr im einzelnen die Folge-Korrelationsschaltungen der Fig. 1 zeigt; und

Fig. 3 ein Blockdiagramm einer Polaritäts- und Synchronisierungsfolge-Erfassungseinrichtung ist, die gemäß der vorliegenden Erfindung konstruiert ist.

Beschreibung der Erfindung im einzelnen

Die Erfindung ist als Teil eines synchronen, digitalen Kommunikationssystem gezeigt, das enthält: einen Sender, einen Kommunikationskanal und einen Empfänger. Der Sender sendet eine Folge zum Zwecke der Kennung der Kanalpolarität und zum Bereitstellen von Synchronisierungsinformationen. Die Folge wird nicht erfaßt, wenn sie umgekehrt ist. Der Empfänger erzeugt nichtumgekehrte und umgekehrte Datenströme von dem empfangenen Signal und koppelt sie mit zwei ähnlichen Folge-Erfassungsschaltungen, die auf die übertragene Folge antworten können. Ohne Rücksicht auf die End-Polarität durch den Kanal von dem Sender zu dem Empfänger wird einer der zwei Datenströme eine nichtumgekehrte End-Polarität aufweisen und die Folge-Erfassungseinrichtung, mit der er gekoppelt ist, kann auf die Folge antworten. Eine logische Schaltung bestimmt, welche geantwortet hat und wählt diese Polarität der Daten für eine weitere Verarbeitung in dem Empfänger aus.

Daß zur Folge-Erfassung verwendete Verfahren ist, örtlich eine Folge zu erzeugen, die auf einem Abschnitt des empfangenen Datenstroms basiert und die gemäß dem Algorithmus fortgesetzt wird, mit dem der Sender seine Kennungsfolge erzeugt. Eine Fehlerkorrekturschaltung schätzt Fehler ab, die während der Übertragung die Folge zerstört haben mögen und korrigiert sie mit dem möglichen Ausmaß. Die Erfassungseinrichtung korreliert den Datenstrom und die örtliche Folge während eines Intervalls, das entweder vor oder hinter den Abschnitt des fehlerkorrigierten Datenstroms verschoben ist, der verwendet wird, um die örtliche Folge-Erzeugungseinrichtung zu initialisieren, wodurch der Bereich vermieden wird, während dessen eine Kurzzeitkorrelation zwischen dem Datenstrom und der örtlichen Folge sonst falsche Erfassungsangaben bewirken würden, wenn nur Rausch- oder Zufallsdaten empfangen werden. Obgleich hier nicht gezeigt, kann die Logikschaltung Umschalten umfassen, so daß die Erfassungs-

einrichtung, die geantwortet hat, ihre örtlich erzeugte Folge-Empfängerschaltungen zur weiteren Verarbeitung bereitstellen kann.

Nachdem eine Erfassungseinrichtung antwortet, die eine Polarität feststellt, koppelt die Logik beide Erfassungseinrichtungen mit dem Eingangsstrom der ausgewählten Polarität. Die Logikschaltung überwacht beide Erfassungseinrichtungen, und wenn die andere Erfassungseinrichtung antwortet, wählt die Logikschaltung sie statt der ersten Erfassungseinrichtung aus, daß sie geantwortet hat, um die örtlich erzeugte Folge den Empfängerschaltungen bereitzustellen. Ebenso verhindert eine Hysterese in der Logik, nachdem eine Erfassungseinrichtung geantwortet hat, diese Erfassungseinrichtung daran, daß sie unmittelbar ihre örtlich erzeugte Folge ändert, sondern erlaubt der anderen Erfassungseinrichtung, schnell auf die Synchronisierungsänderungen zu antworten.

Die Arbeitsweise der Folge-Erfassungseinrichtungen wird nun unter Bezugnahme auf die Fig. 1 beschrieben, in der eine Erfassungseinrichtung vereinzelt ist. Die Erfassungsschaltung der Fig. 1 ist Gegenstand eines US-Patents US-A-4 667 327 mit dem Titel "Linear Feedback Sequence Detection with Error Correction" die mit gleichem Datum wie diese Erfindung eingereicht und auf den Zessionar übertragen worden ist.

Fig. 1 zeigt einen Sender, der eine Quelle 402 von beliebigen, seriellen Daten 404, einen Generator 406 zum Entwickeln einer Synchronisierungsfolge 408 und einen Schalter 410 enthält, der auf Befehl der Steuerleitung 412 entweder die Quellendaten oder die Synchronisierungsfolge zur Ausgabe bei 414 auf einen Kommunikationskanal 416 auswählt. Der Folgegenerator ist ein lineares Rückkopplungsschieberegister das eine pseudozufällige Folge maximaler Länge gemäß dem charakteristischen Polynom $C(x)$ erzeugt, mit:

$$C(x) = 1+x^{15}+x^{27}+x^{38}+x^{46}+x^{62}+x^{64}$$

Ausgänge von den Schieberegisterstufen, die von Null abweichenden Größen in dem Polynom entsprechen, addieren sich in exklusiven ODER-Torschaltungen 420, 422, 424, 426 und 428, um ein Paritätssignal 430 zu bilden, das zu der ersten Stufe des Registers bei 432 zurückgeführt wird. Der Durchschnittsfachmann wird erkennen, daß die Länge des Schieberegisters und das charakteristische Polynom Gegenstände der Entwurfsauswahl sind, die von der besonderen verlangten Anwendung abhängen.

Der Ausgang des Senders erreicht den Empfänger bei 418 über einen Kommunikationskanal 416. Der Empfänger verwendet die Schaltung 100, um abzuschätzen und innerhalb von Grenzen Fehler in einer Schieberegister-Synchronisierungsfolge zu korrigieren. Es gibt hier keine Maßnahme, um Fehler bei zufälligen, seriellen Daten zu korrigieren. Eine geeignete Ausführungsform für die Schaltung 100 ist vollständig in der mitanhängigen US-Patentanmeldung mit dem Titel "Error Corrector for a Linear Feedback Shift Register Sequence" Aktenzeichen 06/719,385, enthalten, die am 2. April 1985 eingereicht und auf denselben Zessionar wie bei der vorliegenden Erfindung übertragen worden ist, und unter Bezugnahme eingegliedert wird, als ob sie vollständig hier angegeben worden wäre. Die Schaltung muß hier nur kurz beschrieben werden.

Die empfangenen Bit schieben am Eingang 102 in das Register 110. Exklusive ODER-Torschaltungen 120, 122, 124, 126 und 128, die gemäß dem charakteristischen Polynom angeordnet sind, das in dem Sender verwendet wird, kombinieren die Ausgänge der Register, um bei 132 ein Paritätsbit zu bilden. Das Paritätsbit wird nicht in das Register 110 zurückgeführt; statt dessen steuert es eine Seite der exklusiven ODER-Torschaltung 116, die die Paritätsbit mit den empfangenen Bit vergleicht. Wenn die erwartete Linear-Rückkopplungs-

Schieberegister-Folge empfangen wird, sollte jedes Paritätsbit und entsprechende hereinkommende Bit übereinstimmen; ein Unterschied zeigt an, daß entweder das empfangene Bit nicht zu der erwarteten Folge gehört, oder daß das Bit von der Folge ist, aber durch Rauschen zerstört worden ist.

Ein Unterschied veranlaßt die exklusive ODER-Torschaltung 116, einen logisch wahren Pegel anzugeben. Nachfolgende Bit von der Torschaltung 116 verschieben sich durch die Torschaltung 118 in das Syndrom-Register 112. Ausgewählte Ausgänge des Syndrom-Registers stellen vergangene, abgeschätzte Fehler dar und werden der Majoritätsschwellen-Dekodiertorschaltung 114 zugeführt. Die Majoritätstorschaltung erhält auch den allerletzten geschätzten Fehler von dem Signal 104, was die Fähigkeit der Schaltung verbessert, Fehler bei hohen Fehlergeschwindigkeitsbedingungen zu korrigieren. Die Dekodierschwelle ist 1 größer als eine Majorität, um diesen zusätzlichen Eingang Rechnung zu tragen.

Wenn ausreichend Fehlerabschätzungen in dem Syndrom-Register 112 mit den Anschlüssen übereinstimmen, die die Majoritätstorschaltung 114 versorgen, macht sich sein Ausgang 134 geltend, wobei er anzeigt, daß ein Fehler in dem Bit bei 138 abgeschätzt worden ist, da zu diesem Zeitpunkt aus dem Register 110 herausgeschoben wird. Das Signal 134 korrigiert das Bit, indem es in der exklusiven ODER-Torschaltung 130 komplementiert wird, wodurch korrigierte Bit bei 136 zur Verfügung gestellt werden. Zusätzlich komplementiert das Signal 134 die Fehlergrößen, wenn sie in aufeinanderfolgende Stufen in dem Syndrom-Register 112 verschoben werden und komplementiert das Signal 104, wenn es durch die Torschaltung 118 hindurchgeht, um dem Syndrom-Register bei 106 zugeführt zu werden. Dies ist als Syndrom-Zurücksetzen bekannt, das die Wirkung hat, Fehlergrößen größer als die Länge des Schieberegisters zu entfernen, und das ferner die Fehlerkorrekturfähigkeit der Schaltung verbessert.

Wenn der korrigierte Bitstrom bei 136 zur Verfügung steht, sucht der Empfänger nach der linearen Schieberegister-Folge, indem verschiedene Schritte durchgeführt werden. Zuerst gibt er einen Abschnitt des korrigierten Bitstroms in das Schieberegister 302 ein. Als nächstes regeneriert er örtlich eine lineare Schieberegister-Folge, wobei von der Anfangseingabe ausgegangen und ein Paritätsbaum verwendet wird, um bei 332 eine Rückkopplung gemäß dem charakteristischen Polynom in dem Sender zu schaffen. Zur gleichen Zeit leitet er eine Folge ab, die von der im Register 302 verschoben ist, wobei der zukünftige Bit-Paritätsbaum 336 verwendet wird, um die verschobene Folge bei 356 bereitzustellen. Schließlich korreliert er die verschobene Folge bei 356 mit einer entsprechend verschobenen Eingangsfolge bei 358, wobei die Erfassungseinrichtung 200 und die Synchronisierungs-Erfassungs-Verriegelungseinrichtung 222 verwendet werden, um durch das Signal Synchronisierungs-Erfassungs-Signal* bei 310 anzuzeigen, ob das empfangene Signal die erwartete lineare Schieberegister-Folge ist.

Wenn die Anfangseingabe in das Register 302 mit geschlossener Schleife falsch gewesen wäre, die lineare Schieberegister-Folge zu erzeugen, würde die Erfassungseinrichtung 200 versagen, eine Erfassung anzuzeigen. In diesem Fall müßte das Register 302 erneut für einen neuen Versuch geladen werden, um die Folge zu erzeugen. Die bevorzugte Ausführungsform verwendet eine parallele Ladeanordnung, die Zeit spart und mehr Möglichkeiten gibt, erneut zu laden, wenn nur eine begrenzte Anzahl Bit der lineare Schieberegister-Folge übertragen wird. Die falschen Bit aus dem Register 302 herauszuschlieben und es seriell wieder zu füllen, würde das Einschieben von 64 neuen Bit verlangen. Jedoch ersetzen bei einem parallelen Laden die neuen Bit die falschen Bit in einem einzigen Vorgang und sparen die Zeit, die sonst für 64 Verschiebungen benötigt würde.

Die Länge des Korrelationsintervalls ist 48 Bit. Nach der Korrelation sind 48 Bit in das Register 302 von dem Rückkopplungs-Paritätsbaum bei 332 verschoben worden und müssen ersetzt werden. Sechzehn der 64 Anfangsbit werden um 48 Plätze verschoben worden sein, aber sie verbleiben in dem Register 302 und können aufbewahrt werden. Während des Korrelationsintervalls erhält das Zwischenschieberegister 306 48 fehlerkorrigierte Bit seriell bei 304 und speichert sie. Dann gibt auf einen Befehl von der Leitung 314 der parallele Ladevorgang 48 neue Bit auf den Bus 308 von dem Register 306, um die 48 Rückkopplungsbit in dem Register 302 zu ersetzen, wobei die anderen 16 Bit an ihrem Platz gelassen werden.

Um das Paritätsbit 330 zu bilden, das bei 332 zurückgeführt wird, um die LFSR-Folge zu regenerieren, addieren die exklusiven ODER-Torschaltungen 320, 322, 324, 326 und 328 Ausgänge des Registers 302, die gemäß dem charakteristischen Polynom ausgewählt werden, das in dem Sender verwendet wird. Jedes berechnete Paritätsbit ist das nächste Bit in der Folge, das dem Vektor von 64 Bit folgt, der anfangs in das Schieberegister 302 geladen worden ist.

Der zukünftige Paritätsbaum 336 stellt bei 356 eine Folge von Bit bereit, die von der Folge von Paritätsbits vorausgeschoben worden sind, die bei 332 dem Register 302 zurückgeführt werden. Das Polynom $P(x)$, um die Paritätsfolge zu berechnen, die um (i) Bit verschoben worden ist, kann aus dem charakteristischen Polynom für die Folge $C(x)$ bestimmt werden, wie:

$$P(x) = x^{-(i+1)} \bmod C(x)$$

wo positive Werte des Index (i) eine Verschiebung in die Zukunft bedeuten und negative Werte eine Verschiebung in die Vergangenheit bedeuten. Mit anderen Worten ist $P(x)$ der Rest nach dem dividieren von $x^{-(i+1)}$ durch das charakteristische

Polynom $C(x)$. Für eine Verschiebung von 25 Bit in die Zukunft, $i = +25$ und:

$$P(x) = x^1 + x^4 + x^{12} + x^{16} + x^{20} + x^{27} + x^{35} + x^{36} + x^{38} + x^{51} + x^{53}$$

Die Polynomterme geben an, wie die Anschlüsse bei den Zwischenstufen des Schieberegisters 302 miteinander zu kombinieren sind. Ein Term nullten Grades entspräche dem Ausgang der ersten Stufe des Registers, eine Größe ersten Grades bezöge sich auf den Ausgang der zweiten Stufe und sofort, bis zu einer Größe 63. Grades, die den Ausgang der 64. oder letzten Stufe des Registers angeben würde. Ein Koeffizient von null würde angeben, diesen Ausgang nicht zu berücksichtigen; ein von null verschiedener Koeffizient würde angeben, diesen besonderen Zwischenausgang in die Paritätssumme einzuschließen. Um beispielsweise die um 25 Bit in die Zukunft verschobene Folge zu berechnen, benötigt dies zehn exklusive ODER-Torschaltungen, um die elf von null verschiedenen Größen in dem Polynom $P(x)$ aufzusummieren. Die exklusiven ODER-Torschaltungen 340, 342, 344, 346 und 348 bis 352 stellen den Paritätsbaum dar.

Eine Version der Eingangsfolge, die um eine Größe verschoben ist, die der zukünftigen Paritätsfolge entspricht, wird erhalten, indem ein Anschluß der Ausgangsstufe des Registers 110 voraus genommen wird. Die Rückführungs-Paritätsfolge 330 entspricht bezüglich der Zeit der Bitfolge, die aus dem Register 110 mit offener Schleife bei 138 herauskommt und bei 136 mit Fehlerkorrektur zur Verfügung steht. Das Register 110 verzögert die Eingangsfolge um 64 Bit, so daß eine Folge, die um die äquivalente Verschiebung in dem Zukunfts-Paritätsbaum bis zu 64 Bit nach vorne verschoben worden ist, bei einer der Zwischenstufen in dem Register zur Verfügung steht. Um eine Verschiebung von 25 Bit zu erhalten, nimmt die Leitung 158 die Eingangsfolge von dem Anschluß 39 des Registers 25 Bit voraus von dem Ausgang an der 64. Stufe.

Schließlich werden die zwei Folgen während eines geeigneten Meßintervalls korreliert. Die exklusive ODER-Torschaltung 316 vergleicht entsprechende Bit von den zwei Folgen, die mit ihm auf den Leitungen 356 und 358 gekoppelt sind, und gibt Fehler durch ein logisches Wahr am Ausgang 362 an, wenn immer sie sich unterscheiden. Die Erfassungseinrichtung 200 addiert die Vergleiche für eine vorbestimmte Anzahl von Bit auf und zeigt eine Erfassung an, wenn die Anzahl der Nicht-übereinstimmungen kleiner als eine ausgewählte Grenze ist.

Fig. 2 zeigt Einzelheiten der Synchronisierungs-Erfassungseinrichtung 200, des Synchronisierungs-Verlust-Zählers 260 und verschiedener logischer Schaltungen zum internen Zurücksetzen und zum Bereitstellen von Ausgangssignalen 310 und 312. In Antwort auf einen Takt, der mit den Folgen synchronisiert ist und an dem Stift 231 zugeführt wird, zählt der Fensterzähler in Richtung zu einem Endzählwert, der das Korrelationsintervall festlegt und hier zu 48 gewählt ist, während der Fehlerzähler 214 die durch die Leitung 362 seinem Taktanschlußstift 229 zugeführten Fehleranzeigen aufaddiert. Ein Verzögerungs-Flip-Flop 217, das mit dem Endzählwertausgang 1232 des Fensterzählers verbunden ist, verzögert und hält diesen Ausgang auf der Leitung 232 für eine Taktperiode. Welcher Zähler auch immer als erstes den Endzählwert erreicht, setzt beide zurück, indem er seinen Endzählwertausgang durch die ODER-Torschaltung 226 ausgibt, dessen Ausgang den Fehlerzähler bei 228 und den Fensterzähler bei 230 zurücksetzt. Wenn der Fehlerzähler den Endzählwert erreicht pulst die Leitung 225 nur momentan, da das Zurücksetzen den Endzählwert löscht. Wenn der Fensterzähler zurücksetzt, hält der Impuls bei 232 für eine gesamte Taktperiode an, was die Zeitgebung der mit ihm verbundenen Schaltungen erleichtert.

Um die Erfassungseinrichtung von einem bekannten Zustand aus zu initialisieren und zu starten geht ein von außen zugeführtes Rücksetzsignal momentan hoch und koppelt auf der

Leitung 243 durch die ODER-Torschaltung 244 mit der Rücksetz-Synchronisierungs-Erfassungsverriegelungseinrichtung 222, die ein logisches Wahr an dem Q*-Ausgang 224 erzwingt. Das Rücksetzsignal löscht auch den Verzögerungs-Flip-Flop 217 und setzt den Fehler- und Fensterzähler über die ODER-Torschaltung 226 zurück. Wenn nun ausreichend Fehlerzählungen auf der Leitung 362 für den Fehlerzähler eintreffen, um seinen Endzählwert zu erreichen, bevor der Fensterzähler ihn zurücksetzt, macht der Fehlerzähler momentan die Leitung 225 geltend, die, indem sie sich in der UND-Torschaltung 238 mit dem logischen Wahr auf der Leitung 224 kombiniert, einen parallelen Ladeimpuls auf der Leitung 312 ausgibt, um das Register 302 an dem Stiftanschluß 314 zu verschieben, wie es in Fig. 1 gezeigt ist. Beim Erhalten des parallelen Ladesignals lädt das Register 302 erneut von dem Inhalt des Zwischenregisters 306 und beginnt, eine Folge von dem neuen Ladevektor zu erzeugen.

Im Gegensatz hierzu erreicht, wenn wenige Fehlerangaben auf der Leitung 362 eintreffen, der Fensterzähler seinen Endzählwert bevor dies der Fehlerzähler tut und macht die Leitung 1232 geltend. Ein Hoch wird auf 232 eine Bit-Zeit später erscheinen, das die Verriegelungseinrichtung 222 an dem Stiftanschluß 234 setzt und den Ausgang 224 negiert, was die Torschaltung 238 am Ausgeben eines parallelen Ladesignals an das Shiftregister hindert. Die Folge-Erzeugungsschaltung fährt fort, die Folge gemäß ihrem anfänglichen Ladevektor zu erzeugen. Die Synchronisierungs-Erfassungseinrichtung 310 negiert, was anzeigt, das die lineare Schieberegister-Folge erfaßt worden ist.

Der Synchronisierungs-Verlust-Zähler 240 stellt eine Erfassungs-Hysterese bereit, die der Synchronisierungs-Erfassungseinrichtung 200 erlaubt, momentane Fehlerserien in der empfangenen Folge zu akzeptieren oder zu versagen, eine vorbestimmte Anzahl von Synchronisierungs-Folgen in dem Botschaftsformat zu erfassen, ohne unmittelbar die

Erfassungs-Anzeige zu entfernen. Jedesmal, wenn der Fensterzähler 216 den Endzählwert erreicht, wird die Leitung 232 nach einer Verzögerung geltend und steuert die Leitung 235 an, um den Synchronisierungs-Verlust-Zähler 240 zurückzusetzen, der selbst Taktimpulse zählt, die an dem Anschlußstift 232 von dem Haupttaktgeber zugeführt werden. Solange die richtige lineare Schiebregister-Folge fortfährt, anzukommen, erreicht der Fensterzähler den Endzählwert und stellt einen Ausgang bei 232 bereit, bevor der Fehlerzähler ihn zurücksetzen kann.

Wenn die richtige lineare Schieberegister-Folge anhält, einzutreffen, beginnt der Fehlerzähler 214 damit, eine ausreichende Anzahl von Zählwerten aufzuaddieren, um seinen Endzählwert zu erreichen, bevor ihn der Fensterzähler zurücksetzt, und der Fehlerzähler zwingt den Fensterzähler und sich selbst, zurückzusetzen. Dies verhindert, daß der Fensterzähler den Synchronisierungs-Verlust-Zähler zurücksetzt, der auf seinen eigenen Endzählwert zuläuft. Wenn Fehler fortfahren, in jeder Fensterperiode länger als das vorbestimmte Hysterese-Intervall aufzutreten, erreicht der Synchronisierungs-Verlust-Zähler 240 seinen Endzählwert, macht seinen Ausgang bei 242 geltend und setzt die Verriegelungseinrichtung 222 am Anschlußstift 220 zurück. Der Q*-Ausgang 224 wird geltend, wobei der Verlust der Erfassung bei 310 angezeigt und das Ungültigmachen von der Torschaltung 238 entfernt wird. Die Torschaltung 238 kann den parallelen Ladeimpuls durchlassen, wenn der Fehlerzähler als nächstes eine Anhäufung von Fehlern anzeigt.

Der Durchschnittsfachmann wird erkennen, daß die in den Fig. 1 und 2 gezeigten Schaltungen nur eine Möglichkeit darstellen, Folgen zu erfassen, und daß sie durch andere Erfassungseinrichtungen ersetzt werden können.

Fig. 3 zeigt nun die bevorzugte Ausführungsform der Erfindung in ihrer Gesamtheit. Zwei Folge-Erfassungseinrichtungen

sind vorgesehen und durch ähnliche Bezugszeichen bezeichnet, wobei mit Apostroph versehende Bezugszeichen die Erfassungseinrichtung angeben, die die anfänglich empfangenen Daten mit umgekehrter Polarität überwacht. Der Datenstrom von dem Sender bei 414 kreuzt den Kanal 416 und erreicht den Empfänger bei 418. Der nichtumgekehrte Datenstrom gelangt zu der Fehlerkorrekturschaltung 100 auf der Leitung 420. Die Schaltung 100 ist mit der bei der Erörterung der Fig. 1 beschriebenen identisch und enthält das Register 110 mit offener Schleife, den Paritätsbaum zur Prüfungsbit-Erzeugung 132, das Syndrom-Register 112, den Dekodierer 114 und die exklusive ODER-Torschaltung 130. Die Schaltung 100 liefert bei 138 die verzögerte Eingangsfolge, die verschobene Eingangsfolge bei 158 und den fehlerkorrigierten Ausgang bei 136.

Wie es durch die unterbrochene Linienführung vorgeschlagen ist, könnte der Inverter 419 verwendet werden, den Eingangstrom umzukehren und eine umgekehrte Polarität zu liefern, wobei der empfangene Datenstrom 420' zu der Fehlerkorrekturschaltung 100' in ähnlicher Weise wie die Leitung 420 nicht-umgekehrte Daten zu der Schaltung 100 führt. Jedoch wird man erkennen, daß das Register 110 mit offener Schleife und der Paritätsbaum, der die Folge bei 132 bereitstellt, lineare Operationen an dem Eingangsdatenstrom durchführen. Die Schaltung 100' muß diese linearen Funktionen nicht duplizieren, da eine vor oder nach linearen Operationen durchgeführte Umkehrung dieselbe Wirkung hat. Statt somit das Eingangssignal zu der Schaltung 100' von dem umgekehrten Datenstrom 420' zu erhalten, kann der Ausgang 104 der exklusiven ODER-Torschaltung 116 bei 105 umgekehrt werden, um unmittelbar die umgekehrte Fehlerabschätzung 104' zu liefern. Ferner kann die verzögerte Eingangsfolge bei 138 kann bei 139 umgekehrt werden, um eine umgekehrte, verzögerte Eingangsfolge 138' zu erzeugen. Die umgekehrte, verschobene Eingangsfolge, die als 158x' angegeben ist, steht nicht zur Verfügung, da bei dieser Ausführungsform das Register 110'

mit offener Schleife nicht verwendet wird. Stattdessen leitet der Inverter 159 die Folge 158' aus der Folge 158 ab.

Das Vermeiden einer Verdoppelung des Schieberegisters und des Paritätsbaumes spart beträchtliche Schaltungen, was bei einer Ausführung der Schaltungsanordnung vorteilhaft ist. Jene Schaltungen, die nicht lineare Funktionen ausführen, insbesondere der Majoritäts-Schwellendekodierer und das Syndrom-Register sind nicht redundant und müssen verdoppelt werden.

Die Schalter 137, 161, 137' und 161' können die fehlerkorrigierten und verschobenen Folgen zu einer beliebigen der Synchronisierungs-Erfassungsschaltungen lenken. Anfangs gelangen nichtinvertierte Signale zu der Erfassungseinrichtung 200 und invertierte Signale gelangen zu der Erfassungseinrichtung 200'. Sobald eine Polaritätserfassung auftritt koppelt die logische Schaltung die Folgen der ausgewählten Polarität zu beiden Erfassungseinrichtungen und lässt die Folgen der anderen Polarität unberücksichtigt. Die Logikschaltung wählt auch aus, welche Polarität des Eingangssignals, 418 oder 418', den anderen Schaltungen in dem Empfänger bei 422 zugeführt wird.

Um die Logik- und Korrelationsschaltungen zu initialisieren, liefert ein von außen zugeführtes Signal momentane Rücksetzimpulse. Die Impulse auf den Leitungen 227 und 227' setzen die Zähler in den Synchronisierungs-Erfassungseinrichtungen 200 bzw. 200' zurück; der Impuls auf der Leitung 243 steuert die ODER-Torschaltung 244 hoch, um die Synchronisierungs-Erfassungs-Verriegelungseinrichtung 222, die Polaritäts-Verriegelungseinrichtung 60 und die letzte Erfassungs-Verriegelungseinrichtung 40 zurückzusetzen. Die Synchronisierungs-Erfassungs-Verriegelungseinrichtung 222 liefert einen hohen Pegel an dem Synchronisierungs-Erfassungs-Ausgang* 224 und liefert einen niederen an den Q-Ausgang 84. Die Polaritäts-Verriegelungseinrichtung 60 liefert einen niederen Pegel an

ihrem Q-Ausgang 70 der auf der Leitung 16 zu den Schaltern 161 und 137 gelangt und sie in den durch (0) angegebenen Zustand setzt. Diese Schalter koppeln die nichtumgekehrte, verschobene Folge 158 und die fehlerkorrigierte Folge 136 auf die Folge-Erfassungs-Eingangsleitungen 358 bzw. 304. Der Q-Ausgang 70 der Polaritäts-Verriegelungseinrichtung kombiniert in der exklusiven ODER-Torschaltung 72 mit dem Q-Ausgang 84 der Synchronisierungs-Erfassungs-Verriegelungseinrichtung und liefert ein logisches "Niedrig" auf der Leitung 16' an die Schalter 161' und 137', um sie in den (0) Zustand zu bringen. Diese Schalter koppeln die umgekehrten Folgen 158' und 136' auf die Erfassungseinrichtungs-Eingangsleitung 358' bzw. 304'. Der Synchronisierungs-Erfassungs-Ausgang* 224 gibt auch das UND-Tor 64 frei und gelangt auf den Leitungen 54 und 54' durch die ODER-Torschaltungen 52 und 52', um die Torschaltungen 58 und 58' und ihre parallelen Ladeleitungen 314 bzw. 314' freizugeben.

Das Freigeben der Ladeleitungen erlaubt beiden Folge-Erfassungseinrichtungen, nach der übertragenen lineare Schieberegister-Folge zu suchen. Wenn die vorliegende Kanalpolarietät nicht umgekehrt ist und die lineare Schieberegister-Folge empfangen wird, antwortet die Erfassungseinrichtung 200. Die Leitung 310 geht nach hoch und steuert die ODER-Torschaltung 32 nach hoch. Das Verzögerungselement 34, das eine halbe Bitperiode später durch den umgekehrten Takt 36 von dem Inverter 35 getaktet wird, erzeugt ein Hoch bei 38, das durch die freigegebene UND-Torschaltung 64 hindurchgeht, um die Polaritäts-Verriegelungseinrichtung 60 an dem Anschlußstift 62 zu takten. Die Polaritäts-Verriegelungseinrichtung nimmt das "Niedrig" an ihrem D-Eingang von der Leitung 311 auf und erzeugt ein "Niedrig" an dem Q-Ausgang 70. Die Leitung 70, die über die Leitung 16 mit dem Schalter 18 verbunden ist, veranlaßt ihn, nichtumgekehrte Daten auf der Leitung 422 auszuwählen, die anderen Empfängerschaltungen (hier nicht gezeigt) zugeführt werden können.

Sobald eine Erfassung aufgetreten ist, ändert sich der Ausgang der Polaritäts-Verriegelungseinrichtung 16 nicht, außer wenn die Synchronisierung verloren ist. Das Hoch-Signal 38 von dem Verzögerungselement 34 setzt die Synchronisierungs-Erfassungs-Verriegelungseinrichtung 222 am Anschlußstift 234, wobei zieht die Synchronisierungs-Erfassungs-Leitung* 224 nach unten gezogen wird, sperrt die UND-Torschaltung gesperrt und ein weiteres Takte der Polaritäts-Verriegelungseinrichtung verhindert wird. Der Q-Augang 84 der Synchronisierungs-Erfassungs-Verriegelungseinrichtung geht hoch, was die exklusive ODER-Torschaltung veranlaßt, das Signal auf der Leitung 70 umzukehren und ein "Hoch" auf der Leitung 16' an die Schalter 137' und 161' zu geben. Diese Schalter wählen den (1) Zustand aus und verbinden nichtumgekehrte Polaritätsfolgen mit der Synchronisierungs-Erfassungseinrichtung 200' und ihren verbundenen Schaltungen. Dies bedeutet, daß die Erfassungseinrichtung 200 und 200' nun beide die nichtumgekehrten Polaritätsdatenleitungen suchen.

Der umgekehrte Ausgang bei 311 von der Synchronisierungs-Erfassungseinrichtung 200 läuft auch auf der Leitung 48 zu dem D-Eingang der letzten Erfassungs-Verriegelungseinrichtung 40. Auf der Leitung 42 taktet der Q-Ausgang von dem Verzögerungselement 34 die letzte Erfassungs-Verriegelungseinrichtung, die an dem Q-Ausgang 44 nach niedrig und an dem Q*-Ausgang 46 nach hoch geht. Die Leitung 54 wird niedrig sein, da eine Synchronisierung erfaßt worden ist, wobei die nach niedrig gehende Leitung 44 das ODER-Tor 52 veranlaßt, ein Niedrig auf 56 zu senden und parallele Ladesignale durch die UND-Torschaltung 58 zu sperren. Dies verhindert, daß die Erfassungseinrichtung 200 erneut lädt, wenn sie aufhört die lineare Schieberegister-Folge zu empfangen. Stattdessen fährt sie fort, eine örtliche Folge von ihrem anfänglichen Laden zu erzeugen.

Im Gegensatz dazu koppelt der Q*-Ausgang 46 von der letzten Erfassungs-Verriegelungseinrichtung 40 durch die ODER-Tor-

schaltung 52' und gibt die UND-Torschaltung 58' frei. Deshalb kann die Erfassungseinrichtung 200' ihr örtliches Schieberegister erneut laden, wenn sie einen ausreichenden Fehlerzählwert anhäuft und kann schnell auf Änderungen bei der Synchronisierung antworten. Wenn beispielsweise in einem Mehrort-Empfängersystem sich die Kanalverzögerung wegen Empfängerauswähländerungen verschiebt, fährt die Erfassungseinrichtung 200 fort, ihre Folge zu erzeugen, die nun mit den empfangenen Daten falsch synchronisiert wird. Die Erfassungseinrichtung 200' wird die Synchronisierung verlieren und erneut laden. Sobald die Erfassungseinrichtung 200' erneut lädt ist sie erneut fähig, die Synchronisierungsfolge zu erfassen, was sie anzeigt, indem die Leitung 310' nach hoch gezogen wird. Dieses Signal zwingt die ODER-Torschaltung 32 nach hoch, und ein "Hoch" wird erneut an dem Q-Ausgang 38 des Verzögerungselementes 34 ausgetaktet. Die Polaritäts-Verriegelungseinrichtung 60 ändert sich nicht, da die UND-Torschaltung 64 gesperrt ist; jedoch wird die letzte Erfassungs-Verriegelungseinrichtung 40 takten und ihren D-Eingang halten, der zu diesem Zeitpunkt ein logisches Hoch ist, da die Erfassungseinrichtung 200 ihre Erfassungsleitung 310 nicht nach hoch gezogen hat. Der Q-Ausgang 44 geht nach hoch und gelangt durch die ODER-Torschaltung 52, um die UND-Torschaltung 58 freizugeben und lädt parallel in das Register 302. Der Q*-Ausgang 46 geht nach niedrig und zwingt durch Kombinieren mit dem Niedrig auf der Leitung 54' die ODER-Torschaltung 52' nach niedrig, um die UND-Torschaltung 58' zu sperren und paralleles Laden zu dem Register 302' abzuschalten. Die Rollen der zwei Folge-Erfassungseinrichtungen sind umgekehrt worden: Die Erfassungseinrichtung 200' mag nicht erneut laden; die Erfassungseinrichtung 200 fährt fort, um nach Verschiebungen in der Synchronisierung zu suchen und mag erneut laden, wenn sie Fehler aufsummiert. Der Vorgang des Rollentausches kann unendlich fortfahren oder durch ein äußeres Ereignis beendet werden. Beispielsweise kann die Botschaft eine Zeitmarkierung in dem Botschaftsformat enthalten, um das Ende des Synchronisierungsinter-

valls anzugeben, oder der Empfänger kann einen Zeitgeber verwenden, um die Synchronisierungsversuche nach einer vorbestimmten Zeit zu beenden.

Diese Erörterung hat angenommen, daß die nichtumgekehrte Erfassungseinrichtung 200 die erste war, eine Folge zu erfassen. Wenn der Kanal die empfangenen Daten umgekehrt hat, wäre die Erfassungseinrichtung 200' die Erfassungseinrichtung gewesen, die zuerst eine gültige Folge erkannt hätte. Die Leitung 310' wäre hoch gegangen und hätte die ODER-Torschaltung 32 hochgezogen, und das Verzögerungselement 34 hätte ein Hoch bei 38 erzeugt, das die Polaritäts-Verriegelungseinrichtung 60 und die letzte Erfassungs-Verriegelungseinrichtung 40 getaktet hätte. Die Polaritäts-Verriegelungseinrichtung hätte ein Hoch auf der Leitung 311 abgetastet und ein Hoch beim Q-Ausgang 70 erzeugt. Dies hätte die Leitung 16 hochgezogen und die Schalter 137 und 161 in den (1) Zustand gesetzt, was umgekehrte Folgen 136' und 158' zu der Erfassungseinrichtung bei 200 geführt hätte. Auch wäre das Signal 70 mit dem Signal 84 kombiniert worden und niedrig wäre von der exklusiven ODER-Torschaltung 72 auf der Leitung 16' ausgegeben worden, was die Schalter 137' und 161' in dem (0) Zustand gehalten hätte. Diese Schalter hätten fortgefahren, der Erfassungseinrichtung 200' die umgekehrten Folgen zu liefern. Die Leitung 16 hätte auch den Schalter 18 veranlaßt, den Datenstrom 418' umgekehrter Polarität auszuwählen und ihn bei 422 den Empfängerschaltungen zu liefern.

Die in Fig. 3 gezeigte Ausführungsform unterscheidet sich etwas von der in den Fig. 1 und 2 gezeigten, grundlegenden Folge-Erfassungseinrichtung bezüglich der Verbindung des Synchronisierungs-Verlust-Zählers 240, der bei dem Erfassungsvorgang eine Hysterese bereitstellt. Statt mit dem Ausgang des Fensterzählers einer besonderen Erfassungseinrichtung verbunden zu sein, ist der Synchronisierungs-Verlust-Zähler 240 mit dem Ausgang der ODER-Torschaltung 32

verbunden. Dieses Signal kombiniert die Fensterzählerausgänge der zwei Synchronisierungs-Erfassungseinrichtungen und geht hoch, wenn einer der Fensterzähler den Endzählwert erreicht. Solange eine der zwei Erfassungseinrichtungen fortfährt, das Ende des Korrelationsintervalls zu erreichen, bevor sich zu viele Fehler aufzaddieren, wird der Synchronisierungs-Verlust-Zähler zurückgesetzt. Wenn beide Erfassungseinrichtungen beginnen, Fehler aufzuaddieren, wird keiner den Fensterendzählwert erreichen und den Synchronisierungs-Verlust-Zähler zurücksetzen. Der Synchronisierungs-Verlust-Zähler wird womöglich seinen Endzählwert erreichen und die Synchronisierungs-Erfassungs-Verriegelungseinrichtung 222 an dem Anschlußstift 220 über die ODER-Torschaltung 244 zurücksetzen. Das Zurücksetzen der Synchronisierungs-Erfassungs-Verriegelungseinrichtung zwingt das Synchronisierungs-Erfassungs-Signal* 224 hoch und startet den gesamten Polaritäts- und Folge-Erfassungsvorgang wieder vom Anfang.

EP 87 110 837.9

MOTOROLA, INC.

Patentansprüche

1. Ein Verfahren zum Bestimmen, ob ein empfangener Datenstrom (418) eine nichtumgekehrte Polarität oder eine umgekehrte Polarität hat, und zum Erzeugen einer ausgewählten, örtlichen Folge (332, 332'), die mit einer Synchronisierungsfolge synchronisiert ist, die in dem empfangenen Datenstrom enthalten ist, wo der empfangene Datenstrom nach einer Kanalverzögerung mit entweder nichtumgekehrter oder umgekehrter Polarität empfangen worden ist, und wo die Synchronisierungsfolge eine vorbestimmte Polarität in bezug auf den empfangenen Datenstrom hat, wobei das Verfahren gekennzeichnet ist durch die Schritte:

Erzeugen von Eingangsdatenströmen nichtumgekehrter (418, 420) und umgekehrter Polarität (418', 420') aus dem empfangenen Datenstrom;

Untersuchen (200, 200') beider Eingangsdatenströme, um eine Anfangssynchronisierung mit der Synchronisierungsfolge zu erhalten, die die vorbestimmte Polarität hat;

Auswählen (18) des Eingangsstroms entweder nichtumgekehrter oder umgekehrter Polarität gemäß der Polarität der Synchronisierungsfolge, mit der die Anfangssynchronisierung erhalten wurde, Erzeugen eines Eingangsdatenstromes (358, 358') ausgewählter Polarität und Untersuchen des Eingangsdatenstromes ausgewählter Polarität, um, wenn möglich, wenigstens eine nachfolgende Synchronisierung zu erhalten;

Erzeugen (332) einer ersten örtlichen Folge, die mit der Anfangssynchronisierung synchronisiert ist, und, es sei denn eine nachfolgende, örtliche Folge steht zur Verfügung,

Fortfahren, die erste, örtliche Folge während wenigstens der Dauer einer Hysterese-Periode zu erzeugen, unabhängig davon, ob der empfangene Datenstrom unterbrochen wird oder sich die Kanalverzögerung ändert, nachdem die Anfangssynchronisierung erhalten wurde;

Erzeugen (352') einer zweiten, örtlichen Folge, die mit der nachfolgenden Synchronisierung synchronisiert ist, wenn die nachfolgende Synchronisierung erhalten wird, und, es sei denn, eine andere nachfolgende, örtliche Folge steht zur Verfügung, Fortfahren, die zweite, örtliche Folge während wenigstens der Dauer einer Hysterese-Periode zu erzeugen, ohne Rücksicht darauf, ob der empfangene Datenstrom unterbrochen wird oder sich die Kanalverzögerung nach der nachfolgenden Synchronisierung ändert; und

alternatives Verwenden entweder der ersten oder der zweiten örtlichen Folge (332, 332') für die ausgewählte, örtliche Folge, wenn die anfängliche und nachfolgende Synchronisierung erhalten wird.

2. Das Verfahren des Anspruches 1, bei dem, nach Ablauf eines Synchronisierungsintervalls, die Synchronisierungsfolge nicht länger in dem empfangenen Datenstrom enthalten ist, und bei dem das Verfahren den Schritt (40) enthält, fortzufahren, entweder die erste oder die zweite örtliche Folge für die ausgewählte örtliche Folge zu verwenden, die unmittelbar vor dem Ablauf des Synchronisierungsintervalls verwendet worden war.
3. Das Verfahren des Anspruches 1, bei dem die Synchronisierungsfolge gemäß einem bekannten Algorithmus erzeugt worden ist und durch Fehler zerstört worden sein mag und bei dem der Schritt des Untersuchens der Eingangsdatenströme, um eine Anfangssynchronisierung zu erhalten, die Schritte enthält:

Erzeugen von den Eingangsdatenströmen nichtumgekehrter und umgekehrter Polarität jeweils nichtumgekehrter und umgekehrter, fehlerkorrigierter Ströme (136, 136') in denen, wenn die Synchronisierungsfolge in dem jeweiligen Eingangsdatenstrom vorhanden ist, wenigstens einige Fehler in der Synchronisierungsfolge korrigiert worden sind;

Erzeugen einer nichtumgekehrten und umgekehrten, örtlichen Folge (110), indem der bekannte Algorithmus auf den nichtumgekehrten bzw. umgekehrten, fehlerkorrigierten Strom angewendet wird;

Erzeugen einer nichtumgekehrten und umgekehrten, verschobenen, örtlichen Folge (112), indem verschobene Versionen der nichtumgekehrten bzw. umgekehrten, örtlichen Folge erhalten werden;

Bestimmen (114) eines Grades von nichtumgekehrter Signalkorrelation zwischen dem Eingangsdatenstrom nichtumgekehrter Polarität und der nichtumgekehrten, verschobenen, örtlichen Folge, und Bestimmen (130) eines Grades von umgekehrter Signalkorrelation zwischen dem umgekehrten Eingangsdatenstrom und der umgekehrten, verschobenen, örtlichen Folge; und

Erhalten der Anfangssynchronisierung in Übereinstimmung damit, ob der Grad der nichtumgekehrten Signalkorrelation oder der Grad der umgekehrten Signalkorrelation eine Erfassungsschwelle überschreitet.

4. Das Verfahren des Anspruches 3, bei dem der bekannte Algorithmus eine lineare Rückkopplungs-Schieberegister-Folge erzeugt und bei dem die nichtumgekehrten und umgekehrten, verschobenen, örtlichen Folgen entweder um mehr als eine vorbestimmte Verzögerung verzögert werden oder von den jeweiligen, örtlichen Folgen vorwärts gebracht werden.

5. Eine Schaltungsanordnung zum Bestimmen, ob ein empfangener Datenstrom (418) eine nichtumgekehrte Polarität oder eine umgekehrte Polarität hat und zum Erzeugen einer ausgewählten, örtlichen Folge (332, 332'), die für eine Synchronisierungsfolge synchronisiert ist, die in dem empfangenen Datenstrom enthalten ist, wo der empfangene Datenstrom empfangen worden ist, nach einer Kanalverzögerung mit entweder der nichtumgekehrten oder der umgekehrten Polarität, und wo die Synchronisierungsfolge eine vorbestimmte Polarität in bezug auf den empfangenen Datenstrom hat, wobei die Schaltungsanordnung gekennzeichnet ist durch:

Eine Einrichtung (419, 420) zum Erzeugen von Eingangsdatenströmen nichtumgekehrter und umgekehrter Polarität von dem empfangenen Datenstrom;

eine erste und eine zweite Synchronisierungs-Erfassungseinrichtung (200, 200'), die anfangs mit den Eingangsdatenströmen nichtumgekehrter und umgekehrter Polarität jeweils gekoppelt sind, um beide Eingangsdatenströme zu untersuchen, um eine Anfangssynchronisierung mit der Synchronisierungsfolge zu erhalten, die die vorbestimmte Polarität hat;

eine Polaritäts-Auswähleinrichtung (18) die auf die erste und zweite Synchronisierungs-Erfassungseinrichtung antwortet, um entweder den Eingangsdatenstrom nichtumgekehrter oder umgekehrter Polarität in Übereinstimmung mit der Polarität der Synchronisierungsfolge auszuwählen, mit der die Anfangssynchronisierung erhalten wurde, um einen Eingangsdatenstrom ausgewählter Polarität zu erzeugen und um nachfolgend den Eingangsdatenstrom ausgewählter Polarität an die erste und an die zweite Synchronisierungs-Erfassungseinrichtung zu koppeln, um den Eingangsdatenstrom ausgewählter Polarität zu untersuchen, um wenigstens eine nachfolgende Synchronisierung zu erhalten;

eine erste, örtliche Folge-Erzeugungseinrichtung (302), die mit der ersten Synchronisierungs-Erfassungseinrichtung gekoppelt ist, um eine erste örtliche Folge zu erzeugen, die mit der Anfangssynchronisierung synchronisiert ist und um, es sei denn, eine nachfolgende, örtliche Folge wird verfügbar, fortzufahren, die erste, örtliche Folge während wenigstens der Dauer einer Hysterese-Periode zu erzeugen, unabhängig davon, ob der empfangene Datenstrom unterbrochen wird, oder sich die Kanalverzögerung ändert, nachdem die Anfangssynchronisierung erhalten wurde;

eine zweite, örtliche Folge-Erzeugungseinrichtung (302), die mit der zweiten Synchronisierungs-Erfassungseinrichtung gekoppelt ist, um eine zweite, örtliche Folge zu erzeugen, die mit der nachfolgenden Synchronisierung synchronisiert ist, wenn die nachfolgende Synchronisierung erhalten wird, und um, es sei denn, eine andere nachfolgende örtliche Folge wird verfügbar, fortzufahren, die zweite, örtliche Folge während wenigstens der Dauer einer Hysterese-Periode zu erzeugen, unabhängig davon, ob der empfangene Datenstrom unterbrochen wird oder sich die Kanalverzögerung nach der nachfolgenden Synchronisierung ändert;

eine Ausgangsauswähleinrichtung, die mit der ersten und der zweiten, örtlichen Folge-Erzeugungseinrichtung (302, 302') gekoppelt ist, um alternativ entweder die erste oder die zweite, örtliche Folge als die ausgewählte, örtliche Folge zu verwenden, wenn die anfängliche und die nachfolgende Synchronisierung erhalten werden.

6. Die Schaltungsanordnung des Anspruches 5, in der nach Ablauf eines Synchronisierungsintervalls die Synchronisierungsfolge nicht länger in dem empfangenen Datenstrom enthalten ist und in der die Schaltungsanordnung eine Einrichtung (40) enthält, um fortzufahren, entweder die erste

oder die zweite, örtliche Folge für die ausgewählte, örtliche Folge zu verwenden, die unmittelbar vor Ablauf des Synchronisierungsintervalls verwendet worden war.

7. Schaltungsanordnung des Anspruches 5, in der die Synchronisierungsfolge in Übereinstimmung mit einem bekannten Algorithmus erzeugt worden ist und durch Fehler zerstört worden sein mag und in der die Synchronisierungs-Erfasungseinrichtung enthält:

eine erste und zweite Fehlerkorrekturteinrichtung (100, 100'), an die die Eingangsdatenströme nichtumgekehrter bzw. umgekehrter Polarität gekoppelt sind, um aus den Eingangsdatenströmen nichtumgekehrter und umgekehrter Polarität jeweils nichtumgekehrte und umgekehrte, fehlerkorrigierte Ströme zu erzeugen, in denen, wenn die Synchronisierungsfolge in dem jeweiligen Eingangsdatenstrom vorhanden ist, wenigstens einige der Fehler in der Synchronisierungsfolge korrigiert worden sind;

eine erste und zweite, örtliche Folge-Erzeugungseinrichtung (110), die jeweils mit der ersten und zweiten Fehlerkorrekturseinrichtung gekoppelt ist, um nichtumgekehrte und umgekehrte, örtliche Folgen zu erzeugen, indem der bekannte Algorithmus auf den nichtumgekehrten bzw. umgekehrten, fehlerkorrigierten Strom angewendet wird;

eine erste und eine zweite Erzeugungseinrichtung (112) für eine verschobene, örtliche Folge, die mit der ersten und der zweiten örtlichen Folge-Erzeugungseinrichtung gekoppelt ist, um nichtumgekehrte und umgekehrte, verschobene, örtliche Folgen zu erzeugen, indem verschobene Versionen der nichtumgekehrten bzw. umgekehrten, örtlichen Folge erhalten werden;

eine erste Signalkorrelationseinrichtung (114), die mit dem Eingangsdatenstrom nichtumgekehrter Polarität und der

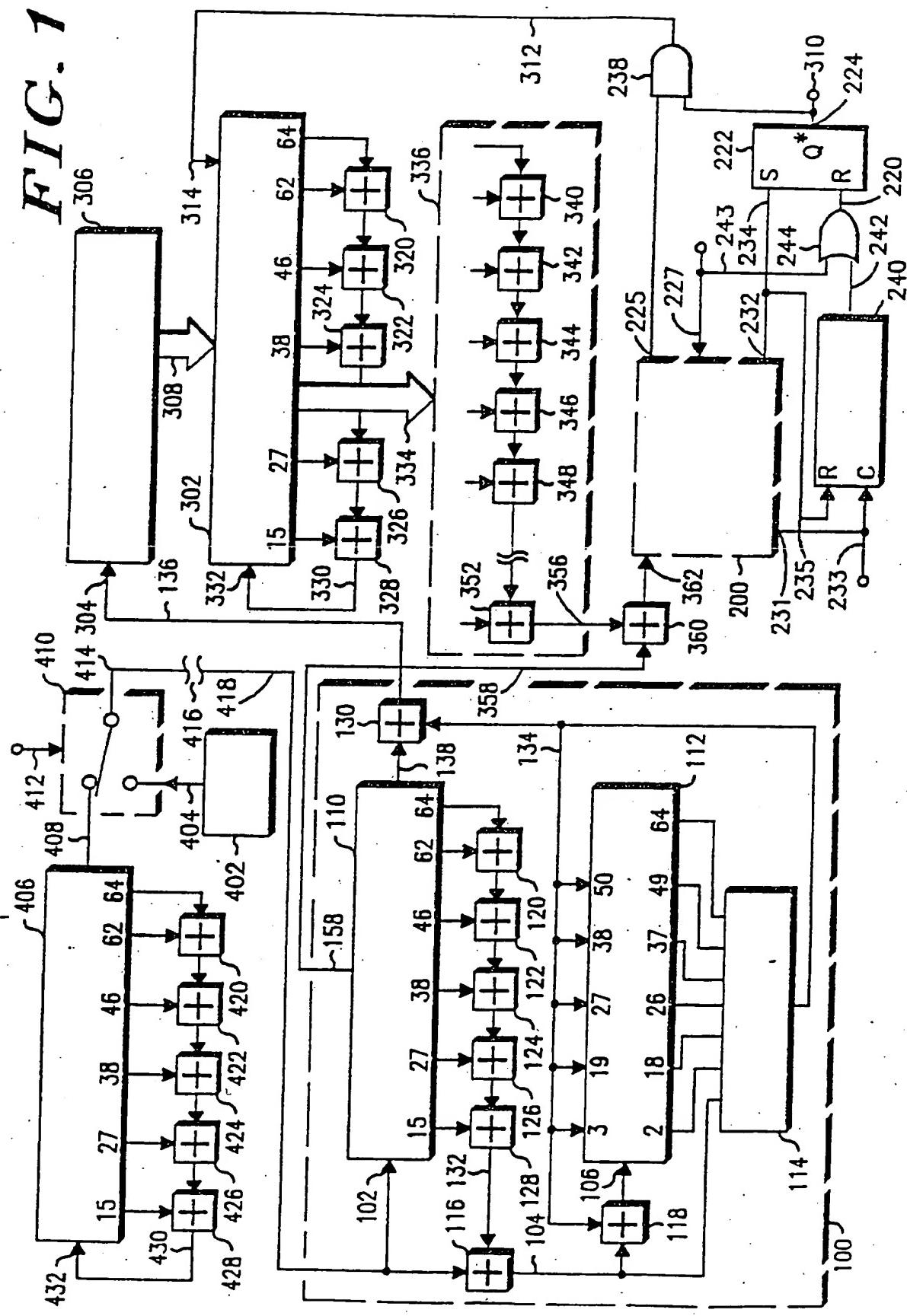
ersten Erzeugungseinrichtung für eine verschobene, örtliche Folge gekoppelt ist, um einen Grad einer nichtumgekehrten Signalkorrelation zwischen dem Eingangsdatenstrom nichtumgekehrter Polarität und der nichtumgekehrten, verschobenen, örtlichen Folge zu bestimmen;

eine zweite Signalkorrelationseinrichtung (130), die mit dem Eingangsdatenstrom umgekehrter Polarität und der Erzeugungseinrichtung für die zweite, verschobene, örtliche Folge gekoppelt ist, um einen Grad von umgekehrter Signalkorrelation zwischen dem Eingangsdatenstrom umgekehrter Polarität und der umgekehrten, verschobenen, örtlichen Folge zu bestimmen; und

eine Erfassungeinrichtung (200), die mit der ersten und der zweiten Signalkorrelationseinrichtung gekoppelt ist, um die Anfangssynchronisierung in Übereinstimmung damit zu erhalten, ob der Grad der nichtumgekehrten Signalkorrelation oder der Grad der umgekehrten Signalkorrelation eine Erfassungsschwelle überschreitet.

8. Die Schaltungsanordnung des Anspruches 7, in der der bekannte Algorithmus eine lineare Rückkopplungs-Schieberegister-Folge (332) erzeugt und in der die nichtumgekehrten und die umgekehrten, verschobenen, örtlichen Folgen entweder um mehr als eine vorbestimmte Verzögerung verzögert sind oder von den jeweiligen örtlichen Folgen nach vorne verschoben sind.

FIG. 1



2/4

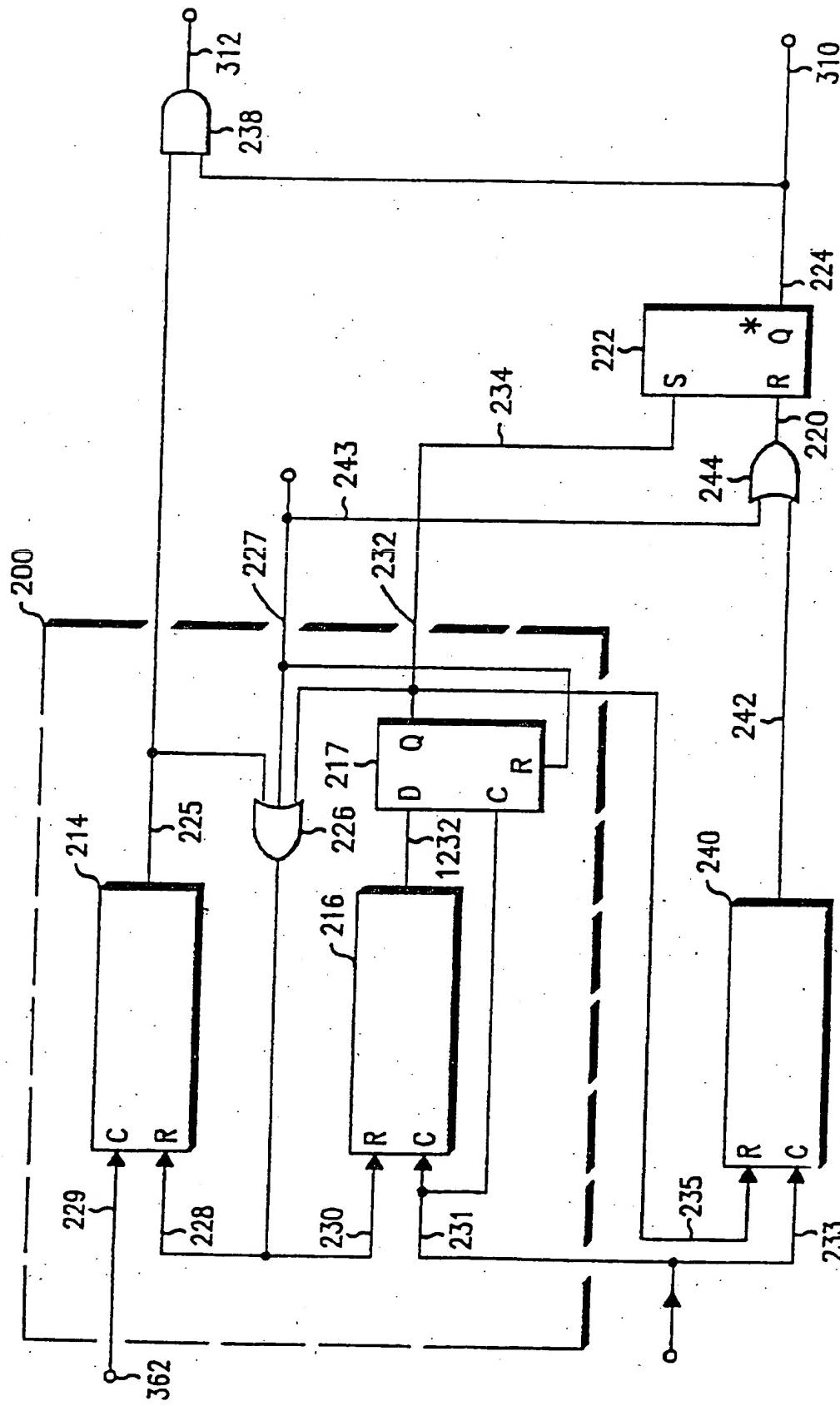


FIG. 2

FIG. 3A

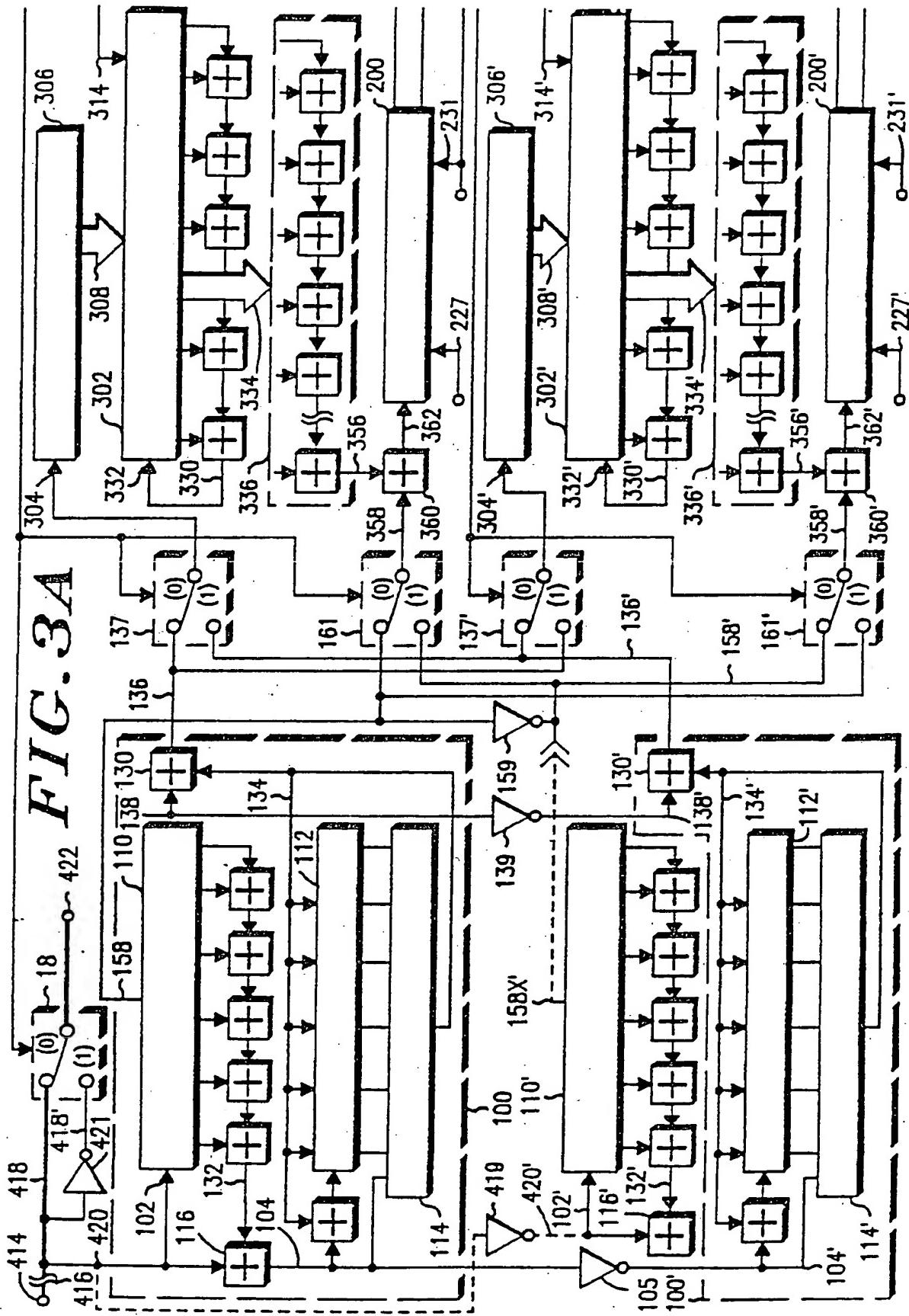


FIG. 3B

